論理合成および配置配線処理に要する時間を従来の約1/6に短縮したFPGA開発環境
ISE 9.1i

米国Xilinx社は，FPGAの開発環境ISEの新バージョン「ISE 9.1i」を発売する．論理合成および配置配線処理に要する時間を，現行のISE 8.2iの約1/6に短縮できるという．また，本開発環境を使うことで，ISE 8.2iを利用した場合よりダイナミック消費電力を平均10％低減できる．

処理時間を短縮するため，まず，配置配線アルゴリズムを最適化した．同社によると，Virtex-5に対して100の設計サンプル（データ処理，ストレージ，通信，信号処理など）の配置配線を行ったところ，処理時間が平均1/2～1/3になったという．

次に，SmartPreview，SmartGuide，Partitionsという三つの機能を新たに用意した．SmartPreviewは，回路内のタイミング的に厳しい領域を特定しやすいように，配置配線途中のレイアウト情報を保存したり，チェックしたりする機能である．SmartGuideは，クリティカル・パスにつながる回路ブロックの人手配置を支援したり，その結果に対して自動配線を行ったりする機能である．Partitionsは機能設計段階で定義した階層構造を維持しながら配置配線を行う機能（いわゆる階層レイアウト）で，これにより，設計修正が発生したときに，再配置配線処理が必要となる領域をコンパクトにできる．これら三つの機能を総称して，同社では「SmartCompile」技術と呼んでいる．

このほか，消費電力を低減するために消費電力予測用のスプレッド・シート「Power Estimator」を備える．

従来と同じように,インターネット経由で入手できる無償のデバイス限定版「ISE WebPACK」と，有償でデバイス限定のない「ISE Foundation」を用意する．なお，テストベンチのコード行数が15,000行までという機能制限のある「ISE Simulator Lite」が付属する．機能制限のないISE SimulatorはISE Foundationのオプションとして入手可能．

対応するOSは, Windows XP/2000, Linux RedHat Enterprise 3.0/4.0（32ビットまたは64ビット）．ISE FoundationはSolaris 2.8/2.9の上でも稼働する．

■価格
無償（ISE WebPACK）
2,495ドル（ISE Foundation）
■連絡先
ザイリンクス株式会社
TEL 03-5321-7740
http://japan.xilinx.com/

搭載する組み込みソフトウェアの動作も含めて検証できるシステムLSI向けの機能検証環境
Enterprise System Level Verification Solution

米国Cadence Design Systems社は，デバイス・ドライバやOS，アプリケーション・ソフトウェアなどの組み込みソフトウェアの動作も含めて検証できるシステムLSI向けの機能検証環境「Enterprise System Level Verification Solution」を発売した．例えば，メモリへのデータ転送時の割り込みについて，DMA（direct memory access）の割り込み命令単位に検証シナリオ（シーケンス）を作成する，といった用途で利用できる．

制約付きランダム・パターン生成の機能や，機能カバレッジを定義して検証の網羅性をチェックする機能を備える．これらの機能を組み合わせると，特定のメモリ・アドレスだけを繰り返しチェックするといった無駄な作業を回避できる．

本検証環境は，システムLSIおよびその上で動作する組み込みソフトウェアの検証プランを管理するソフトウェア「Incisive Enterprise Manager」，Verilog HDLやSystemVerilog，VHDL，SystemCなどに対応したシミュレータ「Incisive Enterprise Simulator - ESL option」，シミュレーションの処理性能が足りないときに利用する論理エミュレータ「Palladium III」から成る．論理エミュレータの動作クロック周波数は最大2MHz．アサーション記述やトランザクション・レベル・モデルも含めてハードウェア化（ステート・マシン回路化）して，検証速度を引き上げる機能を備えている．

図1 Enterprise System Level Verification Solutionの画面例（ソフトウェア部分の検証プランやカバレッジ表示のGUI）

写真1 Palladium IIIの外観

■価格
下記に問い合わせ
■連絡先
日本ケイデンス・デザイン・システムズ社
TEL 045-475-2311
http://www.cadence.co.jp/

FlexRayに対応したトランシーバLSI
TJA1080

オランダのNXP Semiconductors社は，車載ネットワーク規格であるFlexRayに対応したトランシーバLSI「TJA1080」の量産出荷を開始した．FlexRayは，高速伝送（10Mbps程度），高信頼性，拡張性などの要求から生まれた車載ネットワーク規格である．本LSIは，自動車安定制御やハイブリッド車のエンジン管理システム，ステアリング制御，ブレーキ制御など，通信データ量の多いパワートレイン系やシャーシ系のネットワークに利用できるという．
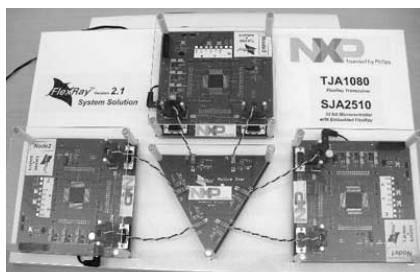
写真1　FlexRay通信のデモンストレーション

本LSIは1対1伝送で使用する．冗長な2系統を準備すれば，本LSIの持つフォルト・トレラント機能により，1系統が切断されても通信を継続できる．また，本LSIの相手側の電源が切れてもシステム全体の再起動なしに，通信を復旧できる．

本LSIはすでに，BMW社が米国で発売している新型車「BMW X5」において，安定制御用のネットワークに使用されているという．

■価格
2ドル～3ドル（参考価格）
■連絡先
フィリップスセミコンダクターズジャパン株式会社
TEL 03-3740-5844
http://jp.nxp.com/

フルハイビジョン対応のMPEG-2 CODEC LSI
TM5054

テクノマセマティカルは，フルハイビジョン（1920ピクセル×1080ピクセル）対応のMPEG-2 CODEC LSI「TM5054」を発売した．MPEG2画像のエンコードとデコードが可能で，ビットレートは最大45Mbps，フレームレートは最大で60fps．166MHz×32ビットのSDR-SDRAMを2個，または166MHz×16ビットのDDR-SDRAMを2個外付けすることで，MP@HLのエンコードを1チップで処理できる．同社では，ディジタル・ハイビジョン放送機器の録画・編集・再配信などの用途に利用できるとする．また，AV機器やセットトップ・ボックス，ハイビジョン・カメラなどへの搭載も想定している．同社はこれまで，DMNA（Digital Media New Algorithm）と呼ぶ同社独自のアルゴリズムに基づく音声や画像の符号化/復号化関連のソフトウェアやIPコアの供給を行ってきた．LSI製品を出荷したのは今回が初めて．

本LSIの動作周波数は74.25MHz．MPEG-2 VIDE MP@HL，MP@HL-1440，MP@MLの各プロファイルに対応する．画像サイズは1920ピクセル×1080ピクセル，1440ピクセル×1080ピクセル，1280ピクセル×720ピクセル，720ピクセル×576ピクセル，720ピクセル×480ピクセル．ビデオ・フォーマットはYCbCr 4：2：0，各8ビット．パッケージは27mm×27mmの505ピンBGA．

■価格
下記に問い合わせ
■連絡先
株式会社テクノマセマティカル
TEL 03-5798-3636
info@tmath.co.jp
http://www.tmath.co.jp/

USBポートから給電できる400MHz対応の携帯型ロジック・アナライザ
ULA-4116

日本データシステムは，サンプリング周波数が400MHzの携帯型ロジック・アナライザ「ULA-4116」を発売した．パソコンと組み合わせて使用する．電源はパソコンのUSBポートから供給する．チャネル数は最大16．

写真1
ULA-4116の外観

測定できる信号の周波数は，内部クロックを使用した場合，100Hz～400MHz，外部からクロック信号を与える場合，0Hz～100MHz．通常の動作モードのほか，カウント開始のタイミングを設定できるモードや，あらかじめ設定した測定動作を繰り返すモードを備える．

波形メモリのサイズは，1チャネル当たり1Mビット．トリガ機能として，プリトリガとポストトリガの両方に対応している．入力電圧は最大30V，入力インピーダンスは500kΩ．しきい値電圧範囲は－7.2～＋6.8V．動作時の消費電力は最大25W，待機時は0.75W．外形寸法は117mm×72mm×20mm．

OSはWindows 98，Windows ME，Windows 2000, Windows XPに対応する．

■価格
98,700円
■連絡先
日本データシステム株式会社
TEL 078-843-5981
info@jds.co.jp
http://www.jds.co.jp/